

DCバランス補正回路を搭載し、出力オフセット電圧を激減

SEMICONDUCTOR

完全DCアンプ構成 MCヘッドアンプ [設計編]

柴田由喜雄 SHIBATA Yukio

「DCバランス補正回路」を初めて発表したのは本誌2015年4、5月号の「ハイブリッドDCヘッドフォンアンプ」である。初段真空管のグリッド電圧差による出力オフセット電圧を低減する手法であった。今回は初段FET差動増幅回路に応用し、完全DCアンプ構成のMCヘッドアンプを製作。DCバランス回路の存在をまったく感じさせず、完全直流アンプ動作を維持している。周波数特性はDC～1.4MHzと広帯域で、高出力時の歪率は問題ないレベル、最大出力電圧は8V、出力オフセット電圧も小さい。

はじめに

「ハイブリッドDCヘッドフォンアンプ」(本誌2015年4、5月号)において「DCバランス補正回路」を発表した。初段を真空管差動増幅とした直流アンプ構成の同ハイブリッドアンプでは、初段真空管ユニットのグリッド電圧差 ΔV_g の変動が大きな出力オフセット変動を発生させる。DCバランス補正回路は、その出力オフセット変動を低減するための手法であった。

DCバランス補正回路の基本原理は、動作点変動が大きい初段差動入力部に、DC領域において新たな変動の小さな差動増幅回路を並列接続することで、DC領域における変動を下げることにある。

ハイブリッドアンプの場合、 ΔV_g が生じると、DCバランス補正回路によって、初段真空管ユニットのグリッド電圧 V_g ・プレート電流 I_p 特性の動作点(DCバランス)がわずかにずらされ(補

正され)、 $\Delta V_g \approx 0$ を維持するよう、そのプレート電流を変化させるのである。

このDCバランス補正回路は、ハイブリッドアンプ用ではあるものの、その考え方はほかの形式のアンプにも応用できる。ハイブリッドアンプのみならず、ソリッドステートアンプにも応用できる。たとえば、ディスクリート構成の動作点変動の大きな初段FET差動増幅回路に、変動の小さな差動増幅回路、たとえばオペアンプICをDC領域で並列接続する手法である。

本機は、DCバランス補正回路を用いて完全DCアンプ(直流アンプ構成)としたMCヘッドアンプである。

通常、MCヘッドアンプに接続される大半のイコライザーアンプは出力コンデンサーを備えて直流成分をカットする、あるいはDCサーボを用いるなどして、DC領域にて負帰還をかけているのが現状である。それらは、直流を忠実

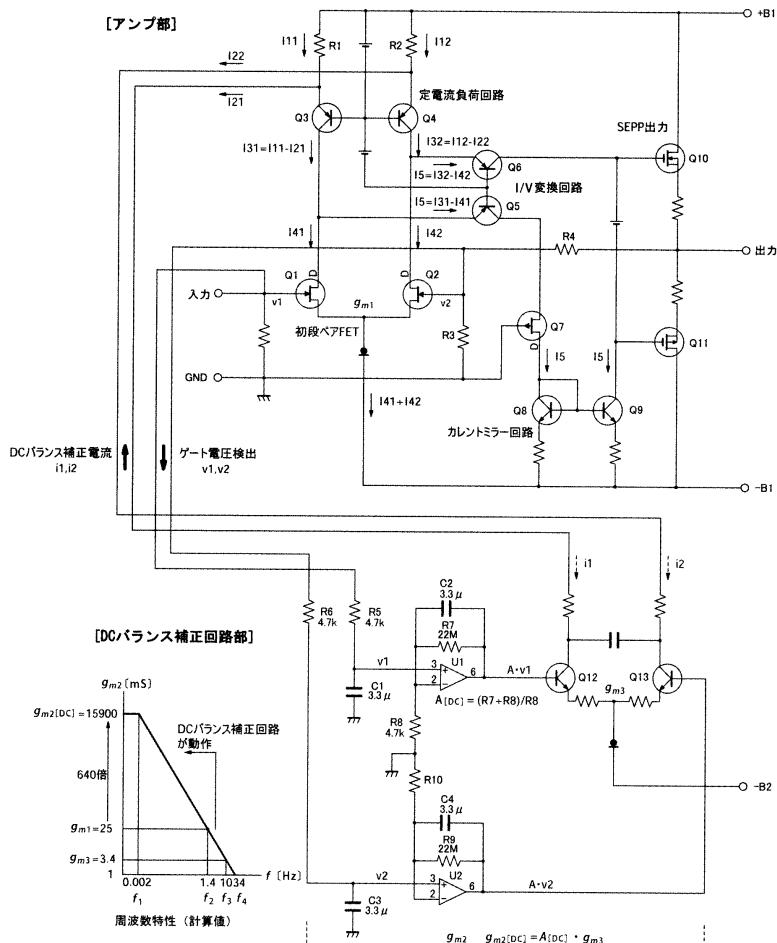
に増幅して出力するものではない。したがって、MCヘッドアンプの完全DCアンプ化は無意味に見えるかもしれない。しかし、本機の製作は、少し気が早いかもしれないが、近い将来のイコライザーアンプを含めたアンプ系すべての完全DCアンプ化といった壮大な夢を見据えたものである。また、設計面ではMCヘッドアンプは入力インピーダンスが低く、比較的容易にDCバランス補正回路を適用しやすい状況にある。

本機の基本動作

図1に本機の基本動作を示す。図には、併せて動作電流/電圧の記号やDCバランス補正回路の周波数特性(模式図)も記してある。

アンプ部には、温度ドリフトの小さい選別したペアFET(Q_1 , Q_2)を初段差動増幅に用いる。DCバランス補正回路を用いても、出力オフセットを小さくするには、ある程度ペアFETの温度ドリフトを小さくしておかなければなら





[図1] 本機の基本動作

ない。このペアFETの温度ドリフトに起因する出力オフセット低減がDCバランス補正回路の主な役割である。

初段ペアFETの負荷は定電流負荷回路(Q3, Q4)である。R₁, R₂に流れる電流I₁₁, I₁₂はQ₃, Q₄に流れるコレクタードライブ電流I₃₁, I₃₂とDCバランス補正回路に至るI₂₁, I₂₂に分流する。I₃₁, I₃₂と初段FETのドレイン電流I₄₁, I₄₂の差、すなわちドライブ電流I₅は、I/V変換回路およびカレントミラーリングによって終段をドライブする。

R₁, R₂はほぼ定電流源として

扱えるので、DCバランス補正回路に至るI₂₁, I₂₂と初段FETのドレイン電流I₄₁, I₄₂は「加算」の関係になっている。つまり、ドライブ電流I₅は、近似的に-(I₄₁+I₂₁)、あるいは、-(I₄₂+I₂₂)に従って終段をドライブする。

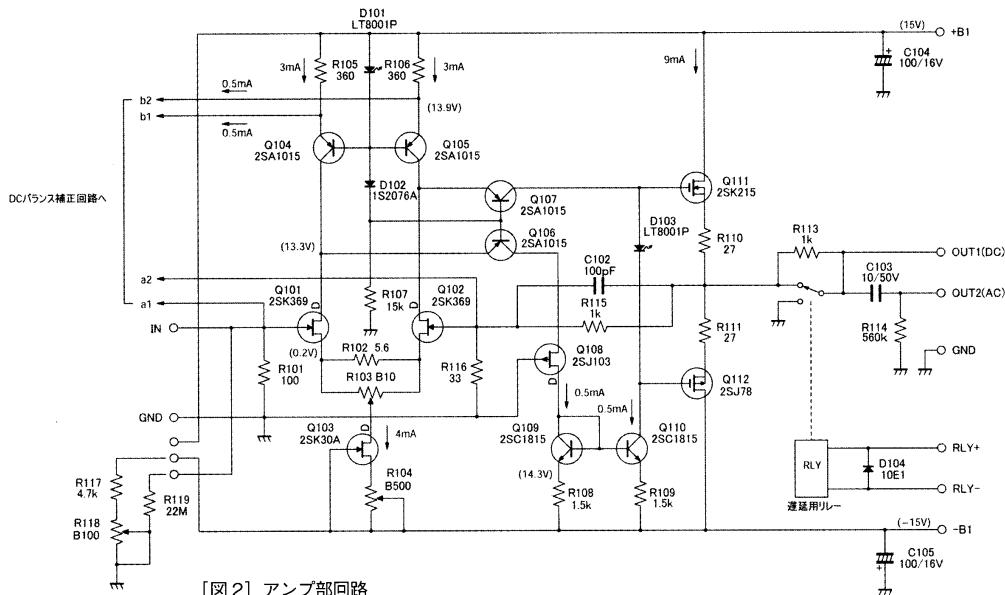
DCバランス補正回路は、1次の減衰特性を持ったDC領域增幅アンプである。DCバランス補正回路の等価g_mをg_{m2}とすると、g_{m2}はC₂・R₇による遮断周波数f₁(計算値0.002Hz)から下がり始め、途中、周波数f₃(計算値10Hz, R₅・C₁およびR₈・C₂

によるつなぎ部分)を経て、さらに-20dB/decで下降する。

オペアンプU₁部のDC領域の電圧ゲインA[DC]は(R₇+R₈)/R₈(≈4680倍)である。Q₁₂の実質g_mをg_{m3}(≈3.4mS)とするとg_{m2}[DC]=A[DC]・g_{m3}(≈15900mS)である。

アンプ部初段FETの実質g_mをg_{m1}とすると、前述のように、初段FETとDCバランス補正回路は加算関係にあるので、初段FETのg_mがDCバランス補正回路を付加することで、DC領域において(g_{m1}+g_{m2}[DC])に増大することになる。したがって、

完全DCアンプ構成 MCヘッドアンプ



[図2] アンプ部回路

$g_{m2} \text{ [DC]} \gg g_{m1}$ とすれば、初段ペアFETの温度ドリフトに起因する出力オフセットが、およそ $g_{m1}/g_{m2} \text{ [DC]}$ 倍に低減されることになる。

たとえば、 $g_{m1} = 25\text{mS}$ とし、DCバランス補正回路の温度ドリフトが非常に小さいと仮定すれば、DCバランス補正回路を付加することによって、初段ペアFETの温度ドリフトはおよそ 1/640 倍

に低減されることになる。

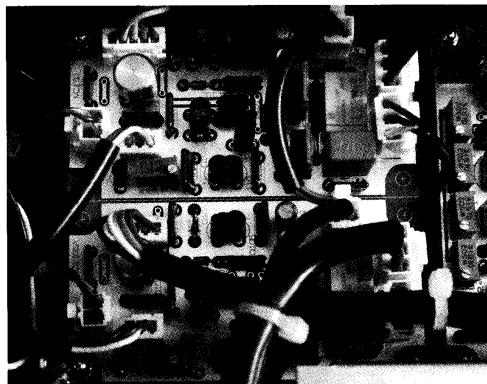
DCバランス補正回路の動作は $g_{m2} = g_{m1}$ となる周波数 f_2 (計算値 1.4Hz) 近傍から低周波数域に向かってその効果が出始める。周波数 f_2 は可聴周波数下限 (20Hz) より低いので、DCバランス補正回路が可聴周波数帯域に及ぼす影響は小さいといえよう。周波数特性や歪率への影響は皆無に近い。そして、ディスクリート

部品を使用したアンプの諸性能はそのまま維持される。

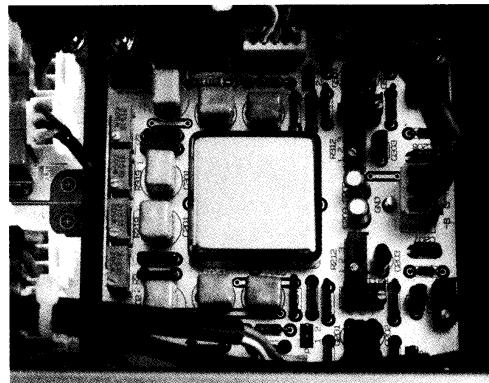
アンプ部の回路構成

アンプ部の回路を図2に示す。初段FET～終段MOS-FETの1段増幅アンプである。

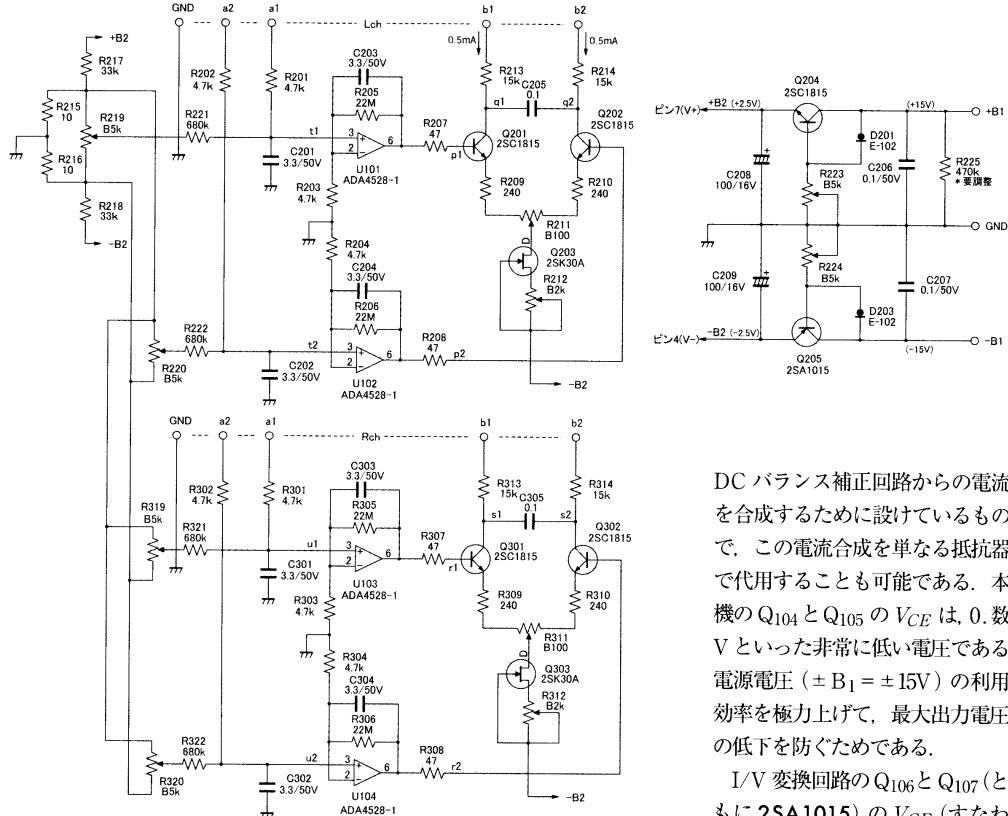
初段FET (Q101, Q102)には2SK369を用いた。2SK369は高 g_m の品種 (5mA にて $g_m \approx 43.2\text{mA}$ にて $g_m \approx 26$) であり、



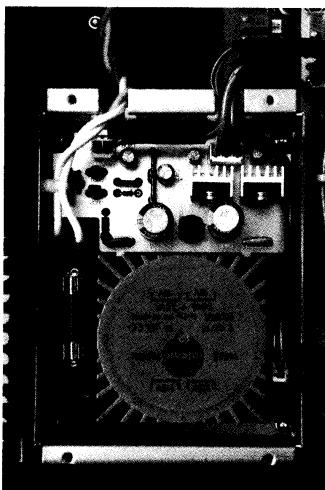
[写真1] MCアンプ基板周辺の配線。初段の2SK369ペアには無酸素銅材のCuキャップ(基板の左上)をかぶせて、温度バランスを整えている



[写真2] DCバランス補正基板周辺の配線。ADA4528-1はピッチ変換基板を使用して基板に取り付け、シールドケースをかぶせている



[図3] DC バランス補正回路



[写真3] 電源部のようす。トロイダルトランジスタは、基板装着型のものを使い、基板全体を1mm鋼板製のシールドケースで覆っている

2SK147 (あるいはペアの2SK146) とほぼ同じ特性である。

出力オフセットの調整は、初段ペアFETのソースに設けた半固定抵抗 R_{103} (B 10Ω)で行うが、ノイズ量を減らすためにその抵抗値を極力低くする。本機では、 R_{103} の抵抗変化幅に余裕があったので、 R_{103} にパラレルに R_{102} (5.6Ω)を設けている。

負帰還抵抗 R_{116} (33Ω)の大きさもノイズ量に影響する。信号源インピーダンスが数10Ω以下で、それら抵抗値とノイズ量の有意差が生じる。

Q_{104} , Q_{105} (ともに2SA1015)からなる定電流負荷回路を設けている。前述のように、この回路は

DC バランス補正回路からの電流を合成するために設けているもので、この電流合成を単なる抵抗器で代用することも可能である。本機の Q_{104} と Q_{105} の V_{CE} は、0.数Vといった非常に低い電圧である。電源電圧($\pm B_1 = \pm 15V$)の利用効率を極力上げて、最大出力電圧の低下を防ぐためである。

I/V 変換回路の Q_{106} と Q_{107} (ともに2SA1015)の V_{CE} (すなわち発熱量)を抑えるために、 Q_{106} 側に Q_{108} (2SJ103)を設けている。 Q_{108} にFETを用いたのは、トランジスターを用いた場合に生じるベース電流の温度変化が無視できないからである。ベース電流の温度変化は出力オフセット変化をもたらす。

同様に、カレントミラー回路の Q_{109} , Q_{110} (ともに2SC1815)のベース電流の温度変化による出力オフセット変化を緩和するために、 Q_{109} , Q_{110} には h_{FE} の高いBLランク($h_{FE} = 400$ 程度)を用いている。

終段にはMOS-FETコンプリメンタリーアンプ Q_{111} (2SK215), Q_{112} (2SJ78)を用いてオープンループゲイン稼いでいる。

動作電流は初段FETが2mA,

I/V 変換回路が 0.5mA である。初段 FET の動作電流は g_m を上げるために I/V 変換回路の動作電流より多くしている。

出力部分には電源 ON 時に出力を遅延させ、また電源 OFF 時にすばやく出力信号を切る (GND に落とす) ためにリレーを用いている。MC ヘッドアンプを独立させると、うっかり、ボリュームを上げたままで MC ヘッドアンプの電源を ON/OFF してしまうことがある。その際の大きなノイズ発生を防ぐものである。なお、MC ヘッドアンプの電源がミューティングのあるプリアンプと連動していれば不要なものである。

出力部には、比較試聴のために出力コンデンサー C_{103} ($10\mu\text{F}$) を設けている。通常は使用しない。 $f_c = 0.37\text{Hz}$ (負荷 $47\text{k}\Omega$) である。

出力オフセット調整はアンプ部の R_{103} (B 10Ω) で行うが、筐体を密閉して出力オフセット変動が少ない状態で行う必要がある。そこで、筐体背面パネルに R_{103} を移動して、背面から出力オフセット調整を行う。

DCバランス補正回路の構成

図 3 に DC バランス補正回路を示す。アンプ部の初段ペア FET のゲート電圧を検出し、 U_{101} 、 U_{102} (ともに ADA4528-1、以下 ADA4528 と略) で DC 成分を電圧増幅する。その後、 Q_{201} 、 Q_{202} (ともに 2SC1815) によって V/I 変換する。 Q_{201} 、 Q_{202} の実質 g_m は、 $g_{m3} \doteq 1/(R_{209} \text{ の抵抗値} + R_{211} \text{ の抵抗値}/2) = 3.4 [\text{mS}]$ である。

ADA4528 は「Zero-Drift Op Amp」と称され、内部は 200kHz のチョッパーアンプに、高域特性

の良いオペアンプをフィードフォワードで重ねた IC であり、小粒なオペアンプ IC 風の端子配置になっている。

この IC は、温度ドリフトが $0.002\mu\text{V}/^\circ\text{C}$ (標準) と驚異的に小さい。ちなみに FET 入力のオペアンプ IC、たとえば OPA134 の温度ドリフトは $\pm 2\mu\text{V}/^\circ\text{C}$ (標準) である。選別した 2SK369 ペア温度ドリフト実測結果 (次号で解説) と比較しても、2SK369 ペアのおよそ $1/500$ である。

ADA4528 に必要な電源は、 $\pm 1.5\text{V} \sim \pm 2.5\text{V}$ ($\text{max} \pm 3\text{V}$) であり、通常のオペアンプ IC の場合 ($\pm 15\text{V}$) より相当低い。したがって、最大出力電圧も低く、 Q_{201} 、 Q_{202} のようなトランジスターを用いた V/I 変換回路が必要になる。

ADA4528 用電源 $\pm B_2 = \pm 2.5\text{V}$ を定電流ダイオードの D_{201} 、 D_{203} (ともに E-102) と半固定抵抗 R_{215} 、 R_{216} (ともに B $5\text{k}\Omega$) を用いて生成している。

本機では R_{221} ($680\text{k}\Omega$)、 R_{219} ($B 5\text{k}\Omega$) などによる DC バラン

ス補正回路の入力バイアス電流 (点 a1 の電流) の相殺回路を設けている。ADA4528 の入力バイアス電流は、仕様では 90pA (標準) とかなり小さいものの、バラツキやそのほか要因などを考慮して設けた。

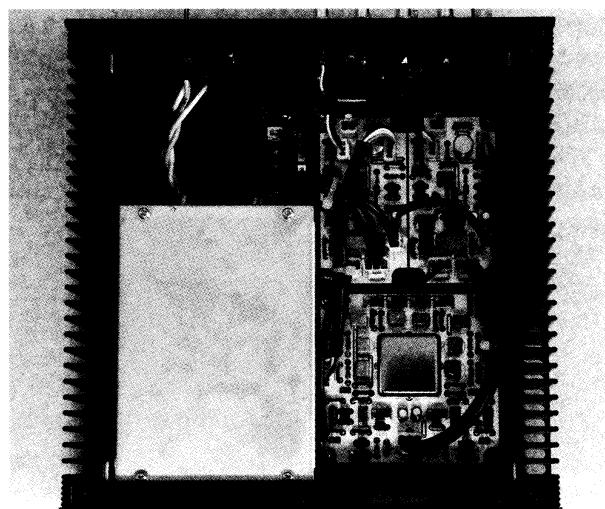
ADA4528 の主な仕様 (標準) は、入力オフセット $0.3\mu\text{V}$ 、オーブンループゲイン 139dB 、スルーレート $0.5\text{V}/\mu\text{s}$ 、利得帯域幅積 3.4MHz であり、いわゆるオペアンプとしての使い方も可能なものである (詳細は次号)。

本機の全体回路

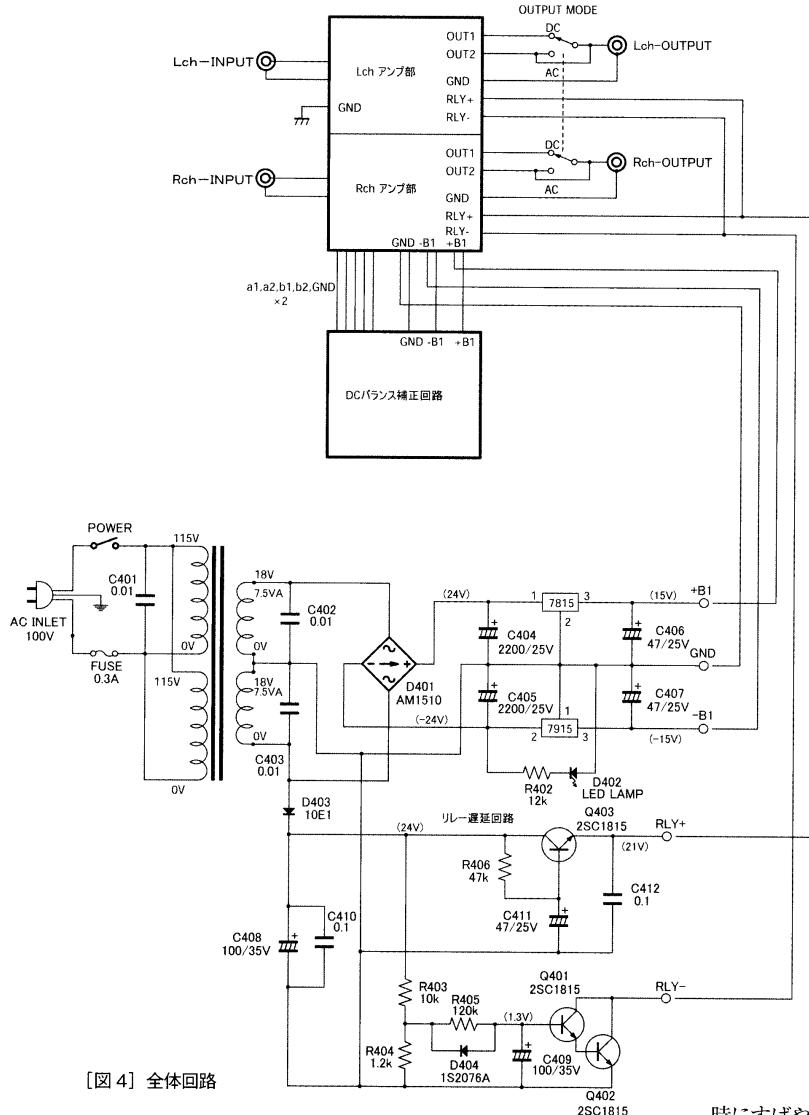
電源部を含めた本機の全体回路を図 4 に示す。

メインの電源 $\pm B_1 = \pm 15\text{V}$ は IC レギュレーター 7815、7915 で生成する。MC ヘッドアンプでは消費電流もそれほど多くなく、あえてディスクリートで構成するメリットは少ないであろう。もちろん、ディスクリートで構成することもできる。

リレー遅延回路は、電源 OFF



[写真 4] ケースはタカチ電機工業の HY-23-23BB を用いた。アンプ部基板と DC バランス補正部基板を右に配置。左は、銅板でシールドした電源部



[図 4] 全体回路



[写真 5] リアパネルには、左より GND 端子、入力 RCA ジャック、その下に DC/AC 出力切り替えスイッチ、出力 RCA ジャック、その下にオフセット調整孔、右側には電源スイッチ、AC インレットを配置した

時にすばやくリレーを切るために、平滑コンデンサー C_{408} ($100 \mu\text{F}$) の容量を小さくしている。そのため、結構なリップルを生じ、そのままではリレー駆動電流のリップルが認識可能レベルのノイズ源となる。そこで、リップル電圧(P-P)よりわずかに電圧降下が大きいリップルフィルター Q_{403} を追加している。電源 ON 時のリレーの遅延時間は数秒である。

次号は、製作について解説する。

DCバランス補正回路を搭載し、出力オフセット電圧を激減

完全DCアンプ構成 MCヘッドアンプ [製作編]

柴田由喜雄 SHIBATA Yukio



初段FET差動増幅回路に「DCバランス補正回路」を応用した完全DCアンプ構成のMCヘッドアンプ。初段ペアFETの2SK369には銅キャップをかぶせ、DCバランス補正回路のADA4528にはシールドケースをかぶせている。アンプ部とDCバランス補正回路基板は、ケースに組み込む前に机上であらかじめ調整を行う手順を詳説した。MCヘッドアンプをDCアンプ構成とする大胆な試みであったが、DCバランス補正回路の有無による周波数、歪率特性の変化はなく良好であった。

当初の「DCバランス補正回路」は、真空管アンプの初段グリッド電圧差による出力オフセット電圧を低減する手法であった。前号では、この補正回路を初段FET差動増幅回路へ応用したMCヘッドフォンアンプの回路設計を解説した。本号では、その製作・調整について解説する。

製作

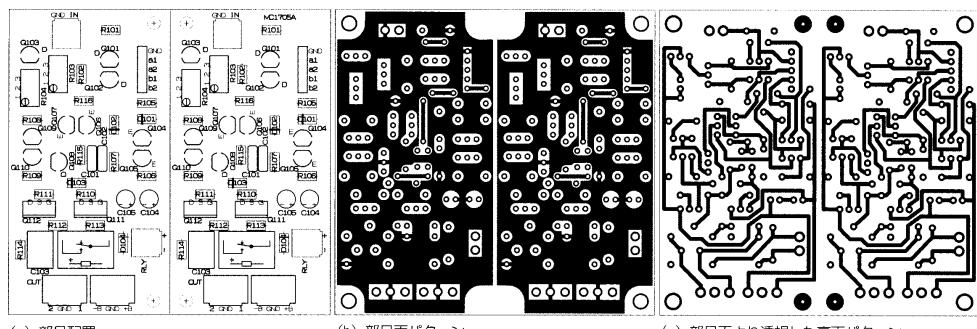
筐体には、タカチ電機工業製の縦型ヒートシンク構成のケース

HY70-23-23BBを用いた。筐体にヒートシンクは特別必要ないが、少しでもケース内部の温度分布を下げたいという「思い」でヒートシンクの付いた同筐体を選択した。その効果は定かではない。筐体内の温度上昇は、アンプ部周辺にて実測10°C弱である。

筐体の前面には電源ランプのみを設け、背面（前号の写真5参考）に、右方より、GND端子、入力RCAジャック、OUTPUT MODE（通常DC出力とAC出

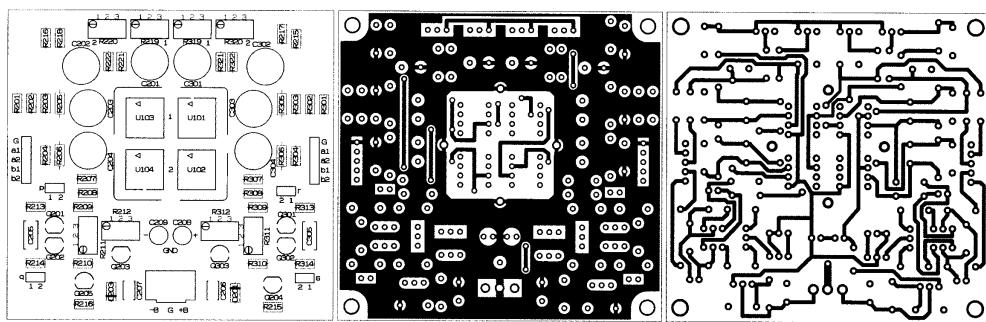
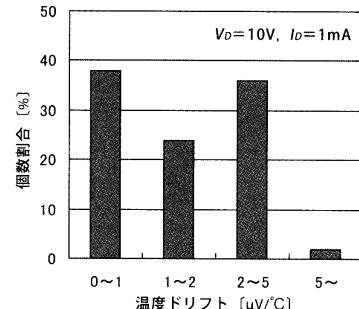
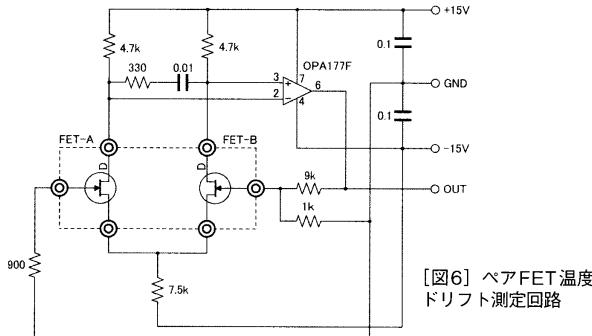
力）切り換えスイッチ、出力RCAジャック、オフセット調整孔、電源スイッチ、AC100Vインレットを配置した。

図5（前号より連番）にアンプ部のプリント基板パターン（部品面より見る）を示す。部品面をベタアースとした両面基板である。図の上方から下方に向かって入力から出力の流れとなっている。LchとRchはまったく同じパターンを並べたもので、GNDもつながっていない。



[図5] アンプ部基板（55%縮小）

完全DCアンプ構成 MCヘッドアンプ



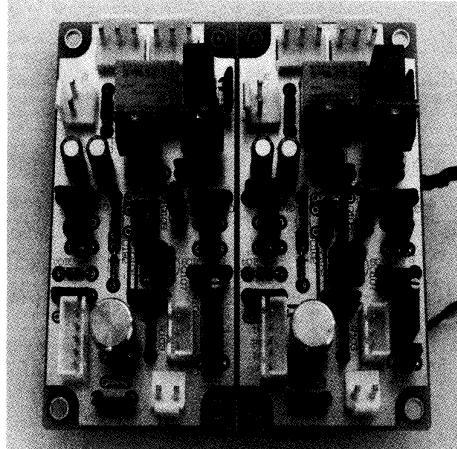
[図8] DC バランス補正部基板 (55%縮小)

初段の2SK369はペア選別を行った。ペア選別は、まず $\Delta IDSS$ が0.1mA以下のものを選び出し、その中で ΔVGS が1mV以下の($I_D = 1mA$)ものをペアとした。それらのペアFETの温度ドリフトを図6に示す回路で測定した。

測定時の V_D や I_D は、本機の最終動作電圧/電流とは相違する。雰囲気温度を20°C→40°Cに変えて出力オフセット変化を測定し、その入力換算値を「ペアFETの温度ドリフト」とした。測定結果例を図7に示す。

選別に供した2SK369(BLランク)のペアは、思いのほか温度ドリフトが小さい傾向にあった。本機に用いたペアFETは図7のうち、温度ドリフトが $1\mu V/^\circ C$ 以下のものである。測定に際して、平均的に $1\mu V/^\circ C$ 程度あるいは最大 $2\mu V/^\circ C$ 以下の測定誤差が

[写真6] 左右チャネルを同時に製作するアンプ部プリント基板。初段のペアの2SK369には、銅キャップをかぶせている



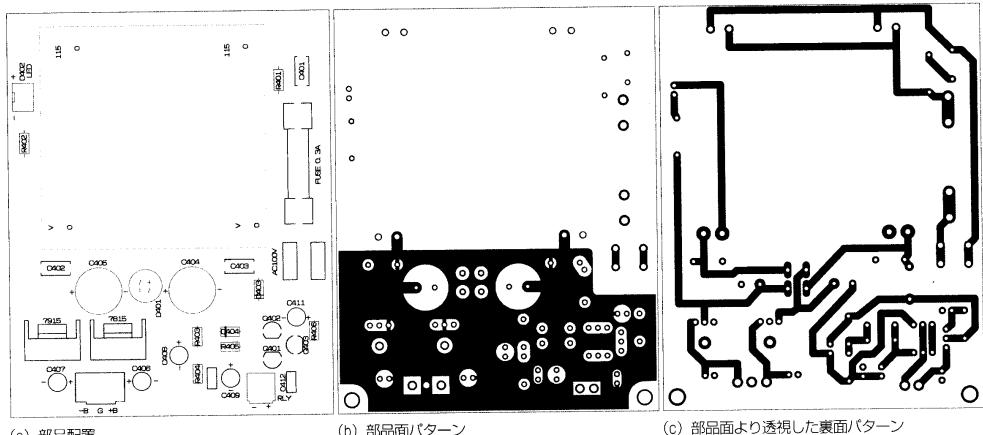
あると思っている。

初段の2SK369ペアには、無酸素銅材の銅(Cu)キャップをかぶせている。調整時の出力オフセット変動を緩和して、調整作業をスムーズにするためである(写真6、前号より連番)。

アンプ部プリント基板裏側にて、

つながっていないLchとRchのGNDおよび電源間を連結し、適宜、銅線で裏打ちしている。

図8にDCバランス補正回路のプリント基板パターン(部品面より見る)を示す。アンプ部と同様に、部品面をベタアースとした両面基板である。

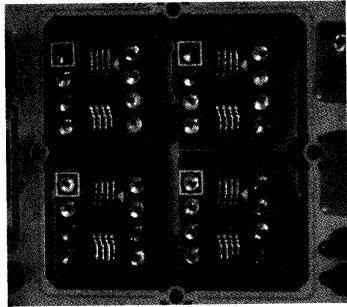


(a) 部品配置

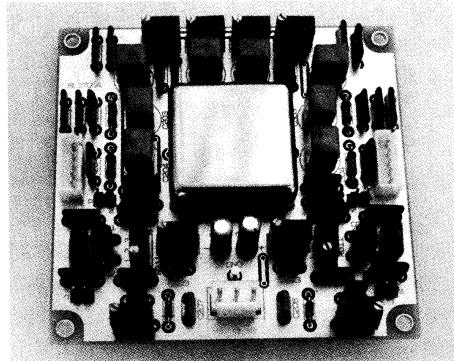
(b) 部品面パターン

(c) 部品面より透視した裏面パターン

[図9] 電源部基板 (55%縮小)



[写真7] ダイセン電子工業のピッチ変換基板を使用して4個のADA4528を取り付け

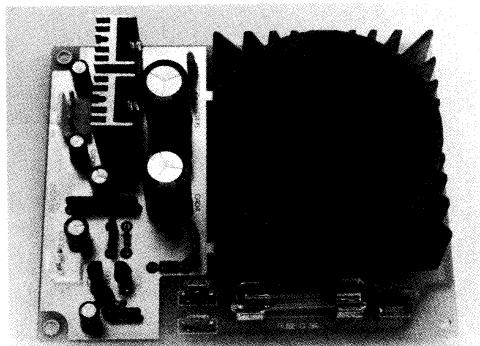


[写真8] DCバランス補正回路のADA4528にはシールドケースをかぶせる

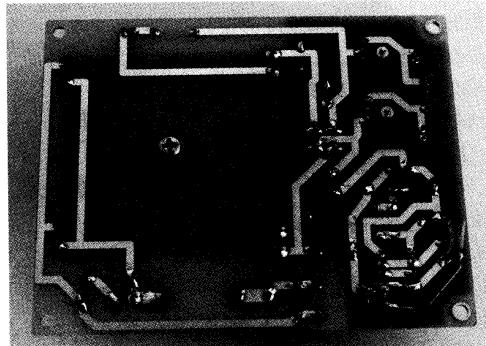
4個のADA4528(U₁₀₁～U₁₀₄)は、ピッチ変換基板(ダイセン電子工業D008)を介して取り付ける(写真7)。ADA4528には、シールドケースをかぶせて

いる(写真8)。ADA4528の内部には200kHzのチョッパーが入っているので、可聴帯域外の高周波漏洩が懸念されたためである。ただ、本機のプリント基板はノイ

ズに強いベタアースであり、シールドケースの有無が直接的にノイズ量変化として出るわけではない。DCバランス補正回路プリント基板の表側には、いくつかの調整



[写真9] 2つの3端子レギュレーターICを搭載した電源部基板。電源トランジスタには基板装着トロイダル型を使用



[写真10] 電源部基板の裏側。リレー遅延回路のリップルフィルター部は、基板に孔をあけるなどの追加修正をしている

完全DCアンプ構成 MCヘッドアンプ

[表1]
主な部品表

| 使用箇所 | 部品 | 記号 | 型番・値 | 個数 | メーカー | 備考 |
|-------------------------|------------------------------|-----------------|-----------|---------|-------------------|---------|
| 抵抗 | R101ほか | RP-24C | 28ニッコーム | — | — | |
| | R103 | B10Ω | 2 | — | 25回転ボテンショメーター | |
| | R104 | B500Ω | 2 | — | 25回転ボテンショメーター | |
| | R118 | B100Ω | 2 | — | 25回転ボテンショメーター | |
| | R119 | ハイメガ抵抗 | 2 | — | — | |
| コンデンサー | C102 | 100pF | 2 | — | ディップマイカ | |
| | C103 | 10μF/50V | 2 | WIMA | フィルムMKS2 | |
| | C104, 105 | 100μF/16V | 4 | — | 電解コンデンサー | |
| | C105 | 2SK369 | 4 | 東芝 | — | |
| トランジスター | Q101, 102 | 2SK30A | 21東芝 | — | — | |
| | Q103 | 2SK30A | 21東芝 | — | — | |
| | Q104～Q107 | 2SA1015 | 81東芝 | — | — | |
| | Q108 | 2SJ103 | 21東芝 | — | — | |
| | Q109, Q110 | 2SC1815 | 4東芝 | — | — | |
| | Q111 | 2SK215 | 2日立 | — | — | |
| | Q112 | 2SJ78 | 2日立 | — | — | |
| ダイオード | D101～D103 | LT8001P | 4 | — | 赤色LED | |
| | D102 | 1S2076A | 2 | — | — | |
| | D104 | 10E1 | 2 | — | — | |
| リレー | RLY | DS-24V | 2パナソニック | 高感度型 | — | |
| | Cuキップ | Φ10×H8 | 2 | — | 注文製作品 | |
| | プリント基板 | — | — | 1 | — | 注文製作品 |
| コネクター | — | B3P-VH, VHR-3N | 4JST | — | — | |
| | — | B3B-XH-A, XHP-5 | 2JST | — | — | |
| | — | B2B-XH-A, XHP-2 | 2JST | — | — | |
| | — | B2P-VH, VHR-2N | 4JST | — | — | |
| DCバランス補正回路部 (プリント基板) | R201ほか | RP-24C | 28ニッコーム | — | — | |
| | R205, R206, R305, R306 | ハイメガ抵抗 | 4 | — | — | |
| | R211, R311 | B10Ω | 2 | — | 25回転ボテンショメーター | |
| | R212, R312 | B2kΩ | 2 | — | 25回転ボテンショメーター | |
| | R215, R216 | B5kΩ | 2 | — | 25回転ボテンショメーター | |
| | R219, R220, R319, R320 | B5kΩ | 4 | — | 25回転ボテンショメーター | |
| | C201～C204, C301～C304 | 3.3μF/50V | 2ニッセイ電機 | — | — | |
| | C205, C305 | 0.1μF/100V | 2 | — | フィルム | |
| | C206, C207 | 0.1μF/50V | 2 | — | フィルム | |
| | C208, C209 | 100μF/16V | 2 | — | 電解コンデンサー | |
| | Q201, Q202, Q204, Q301, Q302 | 2SC1815 | 51東芝 | — | — | |
| | Q203, Q303 | 2SK30A | 21東芝 | — | — | |
| | Q205 | 2SA1015 | 11東芝 | — | — | |
| 電源部 (プリント基板) | IC | ADA4528-1 | 4AD | — | — | |
| | U101～U104 | D008 | 4ダイセン電子工業 | ビッチ変換基板 | — | |
| | D201, D203 | E-102 | 2セミテック | CRD | — | |
| | シールドケース | GA-1-3 | 1新電機材 | — | — | |
| | プリント基板 | — | — | 1 | — | 注文製作品 |
| | コネクター | B3P-VH, VHR-3N | 1JST | — | — | |
| | — | B3B-XH-A, XHP-5 | 2JST | — | — | |
| | — | B2B-XH-A, XHP-2 | 2JST | — | — | |
| | — | — | 1 | — | 金属皮膜1/4W | |
| | R402 | RP-24C | 4ニッコーム | — | — | |
| 筐体関係 | R403～R406 | 0.01μF/1000V | 3 | セラミック | — | |
| | C401～C403 | 2200μF/25V | 2 | — | 電解コンデンサー | |
| | C404, C405 | 47μF/25V | 2 | — | 電解コンデンサー | |
| | C406, C407 | 100μF/35V | 1 | — | 電解コンデンサー | |
| | C408, C409 | 0.1μF/50V | 2 | — | フィルム(またはセラミック) | |
| | C410, C412 | 47μF/25V | 1 | — | 電解コンデンサー | |
| | C411 | 7815 | 1 | +15V | — | |
| | Q401～Q403 | 2SC1815 | 31東芝 | — | — | |
| | D401 | AM1510 | 11 | — | LED | |
| | D402 | — | 11 | — | — | |
| 電源部 (プリント基板) | D403 | 10E1 | 11 | — | — | |
| | D404 | 1S2076A | 11 | — | — | |
| | ICレギュレーター | — | 7915 | 11 | -15V | — |
| | トランス | トロイダル | 11 | — | 115V×2-18V7.5VA×2 | — |
| | プリント基板 | — | — | 1 | — | 注文製作品 |
| | 小型放熱器 | 11×15×25 | 2 | — | — | |
| | ヒューズホルダー | — | — | 1 | — | |
| | コネクター | B3P-VH, VHR-3N | 1JST | — | — | |
| | — | B2P-VH, VHR-2N | 1JST | — | — | |
| | — | B2B-XH-A, XHP-2 | 1JST | — | — | |
| 筐体関係 | — | — | 2 | — | ファストン端子 | |
| | 管体シャシー | HY-70-23-23BB | 1タカチ電機工業 | — | — | |
| | 電源シールドケース | — | — | 1 | — | 注文製作品 |
| | 切り換えスイッチ | — | — | 1 | — | 2回路2接点 |
| | 電源スイッチ | — | — | 1 | — | 6A/125V |
| | 入出力端子 | ON-15 | 4音 | RCA | — | |
| | GND端子 | — | — | 11 | — | |
| 筐体関係 | 100Vインレット | — | 3P | 11 | — | |
| | 六角スペーサー | — | M3×10mm | 12 | — | |

ピン端子を設けている。

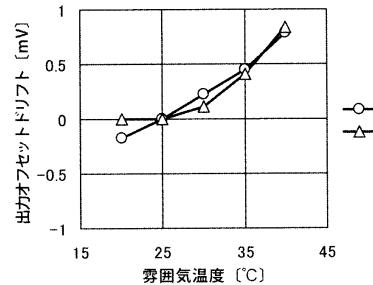
図9に電源部のプリント基板パターンを示す。実機では、電源部のリレー遅延回路のリップルフィルター(Q403周辺)を後から基板に孔をあけるなど追加修正して取り付けている(写真9, 10)。図9は、それら修正を反映させた後

の図であり、実機と異なる。

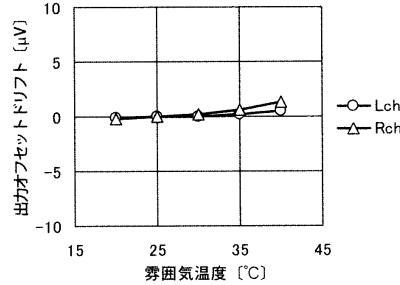
本機のAC100V系のヒューズは、まず交換することはないであろうから、電源部のプリント基板にハンダ付けタイプのヒューズホールダーを設けた。

電源トランスは、基板装着型のトロイダルトランスを用いた。ト

ransケースには放熱フィンが付いているものの、ケース自体は樹脂製に見える。外からではわからぬが、特別なシールド処理もないようだ。本機に用いたトロイダルトランスでは、その漏洩磁束によって出力にかすかなハムが混入したので、電源部のプリント基板



(a) DCバランス補正回路なし



(b) DCバランス補正回路あり

[図10] アンプ基板の温度ドリフト測定結果例

全体を $t=1\text{mm}$ 鋼板製のシールドケースで覆った。ほかのトランジスタを用いても、何らかのシールド対策は必要であろう。

DCバランス補正回路は、初段ペアFETの温度ドリフトはもちろん、NFBループ内のそのほかの温度ドリフト要因に対してある程度効果がある。しかし、NFBループ外のドリフト要因に対しては無力である。たとえば、入力部の漏れ電流による発生電圧変化や、入力まわりの熱起電力発生などがその例である。それらの影響をいかに下げるかが重要になる。

入力RCAジャック（黄銅材）端子部の入力側とGND側での熱起電力差緩和を意図して、入力RCAジャック端子部～プリント基板入力端子間配線は、信号側配線およびGND側配線ともに細線（ $\phi=0.3\text{mm}$ 黄銅線）を用いている。

本機に用いるすべての半固定抵抗器は、プリント基板に取り付ける前にあらかじめ中点位置にしておく。後述の調整が楽になる。

主な使用部品を表1に示す。

アンプ基板の 温度ドリフト測定例

アンプ基板のみの温度ドリフト測定例を図10(a)に示す。密閉した静穏状態の箱内にアンプ部プリント基板単体

をプリント基板を置いて測定した。図では25°Cを基準にしている。入力換算にておよそ $1.6\mu\text{V}/\text{°C}$ であり、汎用FET入力オペアンプICと同程度の低い温度ドリフトである。出力コンデンサー付きのイコライザーアンプなどでは、直接接続してもまったく問題が生じないレベルである。

さらに同じ条件で、DCバランス補正回路を接続した状態での出力オフセット測定結果例を図10(b)に示す。入力換算にて、およそ $0.004\mu\text{V}/\text{°C}$ 以下の温度ドリフトであり、DCバランス補正回路によって温度ドリフトがおよそ $1/370$ 倍以下に減少している。おおむね当初の計画に近い。この測定は、プリント基板を筐体に入れただ正規の状態ではないものの、アンプ基板単体の温度ドリフトに関してのみ見れば、ほぼ実用レベルのポテンシャルと言えるであろう。

調整

本機は、まずアンプ部プリント基板とDCバランス補正回路基板をそれぞれ机上で調整し、その後、それらを筐体に組み込んで調整する。以下、詳述する。

① アンプの動作電流設定、出力オフセット暫定調整（アンプ部プリント基板単体）

前号の図3の点b1とGND間

および点b2とGND間にそれぞれダミー抵抗 $27.8\text{k}\Omega$ を接続する。 R_{104} (B 500Ω) によって、カレントミラー部電流を 0.5mA にセットする。 R_{108} および R_{109} (ともに $1.5\text{k}\Omega$) の端子電圧を測れば電流が計算できる。このとき、初段FETの電流は 2mA 程度となっているはずである。 R_{103} (B 10Ω) によって、出力オフセットを暫定的に 0mV 付近にしておく。調整後、ダミー抵抗を外す。

② $\pm B_2$ 電圧設定（②～⑤ DCバランス補正回路基板単体）

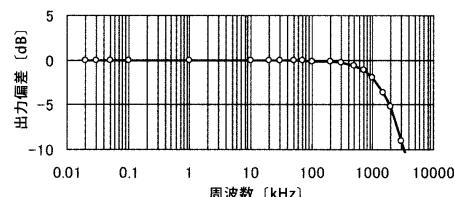
図3の点b1と点b2を $+B_1(+15\text{V})$ に接続し、 R_{223} (B $5\text{k}\Omega$) および R_{224} (B $5\text{k}\Omega$) を回して、 $\pm B_2$ が $\pm 2.5\text{V}$ となるように調整する。

③ DCバランス補正電流暫定設定

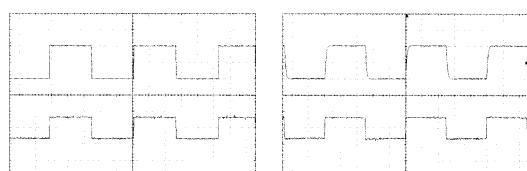
点a1および点a2をGNDに落とし、 R_{212} (B $2\text{k}\Omega$) によって、点q1および点q2の電圧が 7.5V 付近となるように暫定設定する。他チャンネルについても、同様の調整をする。

④ 入力バイアス電流の相殺

点a1および点a2をGNDに落としたときの点p1、点p2の電圧と、点a1と点a2を開放としたときの点p1、点p2の電圧がおおむね同じになるよう、それぞれ R_{219} 、 R_{220} (ともに B $5\text{k}\Omega$)

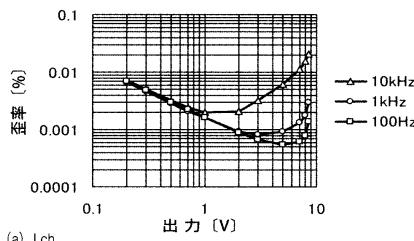


[図11] 周波数特性



(a) 0.01Hz (b) 100kHz

[図12] 方形波応答波形



[図13] 歪率特性

によって調整する。他チャンネルについても同様の調整をする。

⑤ DC バランス補正電流の再調整

点a1 および点a2 をGNDに落とし、もう一度、 R_{212} によって点q1 および点q2 の電圧が7.5V付近となるように再調整する。 R_{211} によって、点q1 および点q2 の電圧が同じ値になるよう調整する。 $+B_1$ に接続した点b1 と点b2 を外す。他チャンネルについても、同様の調整をする。

調整したアンプ部プリント基板とDC バランス補正回路プリント基板を筐体内に取り付け、すべての配線を接続する。

以下の調整では、0.数 μ V から1 μ V の分解能があるDC 電圧計が必要である。低ドリフトオペアンプ ICなどを用いて別途製作するのがよい(たとえば、電圧ゲイン1000倍程度のDC アンプを市販DCmV 電圧計に接続)。

⑥ 入力オーブン / ショート時の出力オフセット調整

入力RCA ジャックの入力～GND間をオープン / ショートし

たときに、出力オフセットが同じになるように R_{118} によって調整する。

⑦ 出力オフセット最終調整

筐体を密閉して、 R_{103} によって出力オフセットを0 μ V付近に調整する。⑥を再度行い、大きく述べていれば再度調整する(⑥～⑦を繰り返す)。

本機の性能

図11に周波数特性を示す。測定は入力RCA ジャック～出力RCA ジャック間で行い、出力1V時の測定結果である。DC～1.4MHz (-3dB)と広帯域である。特別な問題は生じていないが、やや広すぎた感もある。LchとRch はほぼ同じ特性である。

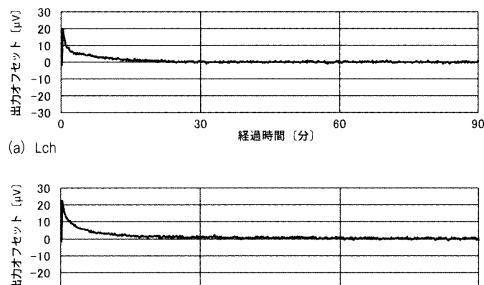
図12に方形波応答を示す。DC バランス補正回路の存在をまったく感じさせず、完全に直流アンプ動作を維持している。なお、机上実験では、DC バランス補正回路の有無によって周波数特性の変化は認められなかった。次の歪率特性についても同様である。

図13に歪率特性を示す。測定

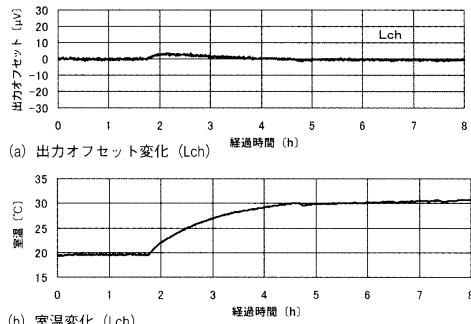
は、入力RCA ジャック～出力RCA ジャック間で行い、100kHzのLPFを通している。低出力電圧時の歪率上昇(ノイズ量)も低く収まっており、高出力電圧時の歪率も問題ないレベルである。最大出力電圧は8Vである。

図14に電源を入れた後の出力オフセット時間推移測定例を示す。電源オン直後に20 μ V程度の出力オフセットが生じ、30分程度で0 μ V付近に安定する。図14は、出力オフセットを0 μ V(測定系の誤差を含む)に調整した直後の最良状態での測定例であり、環境条件によって幾分変わるとと思われる。

図15に室温を変化させたときの、出力オフセット変化測定例を示す。入力はショートしている。室温急変時に数 μ Vの出力オフセット変化があるが、室温が安定した状態での室温変化による出力オフセット変化は、アッセンブルした状態でもかなり小さい。図15は図14と同じく、測定系の誤差をも含んでいる。



[図14] 出力オフセットの時間推移測定例



[図15] 室温変化と出力オフセット変化測定例

終わりに

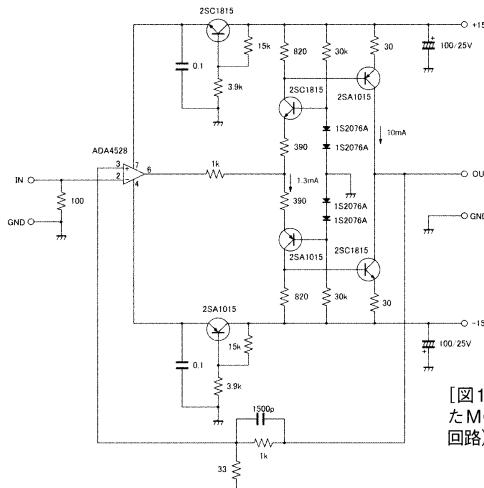
MC ヘッドアンプを直流アンプ構成とするといった、ある意味では大胆な試みではあった。しかし、実際に製作してみると、実用に供しても大きな問題はなさそうだ。それなりの成果があったと思っている。

現在、試聴に用いるイコライザーアンプは直流アンプ構成ではないので、直ちに本機の音質評価をすることは難しい。出力コンデンサー付きのイコライザーアンプ（リファレンス機）で試聴した限りでは、期待を持たせる音質であったと述べておこう。

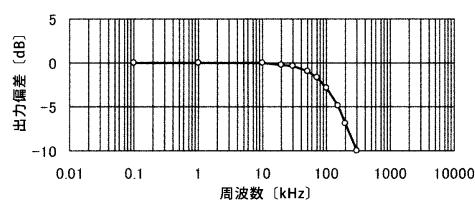
参考として、本機ではオフセッ

トドリフトが低い ADA4528 を DC バランス補正回路に用いたが、直接的に、ADA4528 でもって MC ヘッドアンプを製作することも考えられよう。図16 にその回路例（実験回路）、図17 に性能測定例を示す。ADA4528 内部チョッパーの 200kHz 動作ノイズが残留ノイズに少し混じるため、再生上限周波数は 100kHz 以下に限られる。やや狭い周波数特性になる。そして、低出力電圧時の歪率が大きい、つまり残留ノイズが多い。本機の 4~5 倍程度ある。図16 の回路は、オープンループゲインが非常に大きいので大出力電圧時の歪率は低い。

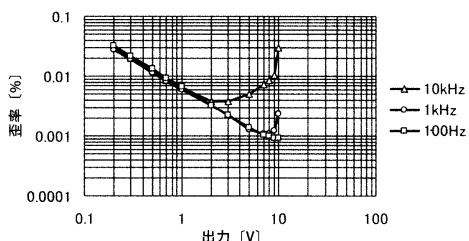
総じて、図16 の回路は本機よりも温度ドリフトはすぐれてい ると思われるが、数値上、ノイズを重視する MC ヘッドアンプの特性としては、今一歩といつたところであろうか。



[図16] ADA4528 を用いた MC ヘッドアンプ（実験回路）



(a) 周波数特性



(b) 歪率特性

[図17] ADA4528 を用いた MC ヘッドアンプの性能測定例